

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-038662

(43)Date of publication of application : 13.02.1998

(51)Int.Cl.

G01F 23/26

(21)Application number : 08-215213

(71)Applicant : KANSAI OOTOMEISHIYON KK

(22)Date of filing : 25.07.1996

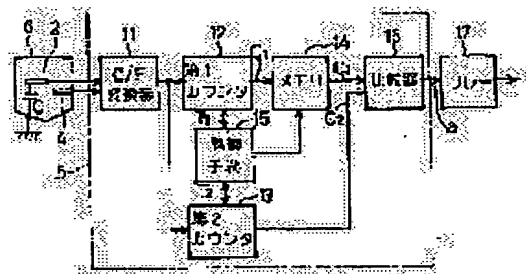
(72)Inventor : MATSUBARA YUSAKU  
SHIMIZU TSUTOMU

## (54) LEVEL DETECTOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an electrostatic level detector which requires no zero adjustment.

**SOLUTION:** In a level detector, a capacitance-frequency (C/F) converter 11 outputs a frequency signal that is reversely proportional to the capacitance between a housing container 6 and a main electrode 2 and a first counter 12 counts the cycle number of the output signal of the converter 11 during first counting time T1 and holds the count value C1. Then a second counter 13 successively counts the cycle number of the output signal of the converter 11 during every second counting time T2 set to be longer than the first count time T1 by  $\Delta T$  and a comparator 16 compares the second count value C2 with the first count value C1 and, when the count values become  $C1 \geq C2$ , outputs a level detecting signal (a).



## LEGAL STATUS

[Date of request for examination]

09.05.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-38662

(43) 公開日 平成10年(1998) 2月13日

(51) Int.Cl.<sup>6</sup>

G 0 1 F 23/26

識別記号

庁内整理番号

F I

G 0 1 F 23/26

技術表示箇所

A

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号

特願平8-215213

(22) 出願日

平成8年(1996) 7月25日

(71) 出願人 391004090

関西オートメーション株式会社

大阪府大阪市北区兎我野町2番14号

(72) 発明者 松原 勇作

大阪市北区兎我野町2番14号 関西オート  
メーション株式会社内

(72) 発明者 清水 勉

大阪市北区兎我野町2番14号 関西オート  
メーション株式会社内

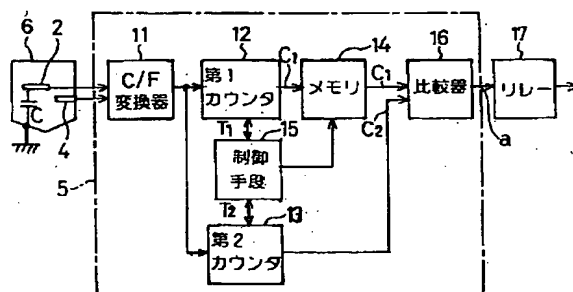
(74) 代理人 弁理士 杉本 修司 (外1名)

(54) 【発明の名称】 レベル検出装置

(57) 【要約】

【課題】 零点調整が不要な静電式のレベル検出装置を得る。

【解決手段】 収納容器6と主電極2との間の静電容量に反比例した周波数の信号を出力するC/F変換器11を設けるとともに、その出力信号のサイクル数を第1カウンタ12が第1カウント時間T1計数してそのカウント値C1を保持し、ついで、第2カウンタ13がC/F変換器11の出力信号のサイクル数を第1カウント時間T1よりΔTだけ長い時間に設定した第2カウント時間T2ずつ逐次カウントし、その第2カウント値C2を比較器16で第1カウント値C1と比較し、C1≧C2になったときレベル検出信号aを出力する。



## 【特許請求の範囲】

【請求項1】 収納容器内の収納物のレベルが所定レベルになったときこれを検知して検知信号を出力するレベル検出装置であって、前記収納容器内に突出するように取り付けられている主電極および接地電極と、この両電極間の容量変化に応じた周波数の出力信号を発生する容量-周波数変換器と、この変換器の出力信号のサイクル数をカウントする第1および第2カウンタと、前記収納容器内が空の状態のとき前記第1カウンタを第1カウント時間だけ作動させてその第1カウント値を保持させ、前記第2カウンタを所定の時間間隔でもって、かつ前記第1カウント時間より長い時間に定めた第2カウント時間ずつ作動させる制御手段と、前記第2カウンタのカウント値が前記第1カウント値と等しいか、またはこれよりも小さくなったとき、前記検知信号を出力する比較器とを備えてなるレベル検出装置。

【請求項2】 請求項1において、前記第1、第2カウンタは単一のカウンタで構成されており、前記制御手段は、まず前記第1カウント時間でカウントしてその第1カウント値を保持し、ついで、前記第2カウント時間で逐次カウントして第2カウント値を得るように制御するものであるレベル検出装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、収納容器内に貯溜される粉体や液体などの収納物が所定のレベルになったことを検出する静電容量式のレベル検出装置に関する。

## 【0002】

【従来の技術】従来のこの種の静電容量式のレベル検出装置は、最初に収納容器に設置したとき、必ず容器内が空の状態では零点調整や、感度調整の作業が必要であったため、設置作業が煩わしい。そこで、検出した静電容量をディジタル変換し、マイクロプロセッサで記憶し、収納物の量の増大により静電容量が一定値に達したとき、検知信号を出力するように構成することが考えられるが、こうすると、CPUが必要になり、コストアップを招く。

## 【0003】

【発明が解決しようとする課題】この発明は、レベル検出装置を収納容器に設置した現場での調整作業を不要にし、かつ、回路構成も簡単に安価な静電容量式のレベル検出装置を得ることを目的とする。

## 【0004】

【課題を解決するための手段】この発明に係るレベル検出装置は、収納容器内に突出するように取り付けられて

いる主電極および接地電極と、この両電極間の容量変化に応じた周波数の出力信号を発生する容量-周波数変換器と、この変換器の出力信号のサイクル数をカウントする第1および第2カウンタと、前記収納容器内が空の状態のとき前記第1カウンタを第1カウント時間だけ作動させてその第1カウント値を保持させ、前記第2カウンタを所定の時間間隔でもって、かつ前記第1カウント時間より長い時間に定めた第2カウント時間ずつ作動させる制御手段と、前記第2カウンタのカウント値が前記第1カウント値と等しいか、またはこれよりも小さくなったとき、前記検知信号を出力する比較器とを備えている。

【0005】この発明によれば、レベル検出装置を空の収納容器に設置して動作を開始させると、第1カウンタは、収納容器が空のときの容量-周波数変換器の出力信号のサイクル数を第1カウント時間だけカウントして、その容器内が空のときの静電容量に対応した第1カウント値を、例えば、付属のメモリまたは自己のラッチ回路内で保持する。他方、第2カウンタは、所定の時間間隔でもって前記第1カウント時間よりも長い時間に定めた第2カウント時間ずつ前記容量-周波数変換器の出力信号のサイクル数を逐次カウントする。したがって、収納容器が空のときの第1カウント値は第2カウント値よりも小さい。収納容器内の収納物の量が増してゆくに従って、主電極と収納容器との間の容量が増加し、これにしたがって容量-周波数変換器の出力信号の周波数が減少するため、前記第2カウンタから出力される第2カウント値も減少してゆく。比較器16は、収納物の量が所定のレベルに達して、第1カウント値が第2カウント値と等しいかこれよりも小さくなったとき、検知信号を出力する。

【0006】また、前記第1、第2カウンタを単一のカウンタで構成し、前記制御手段によってまず前記第1カウント時間でカウントしてその第1カウント値を保持し、ついで、前記第2カウント時間で逐次カウントして第2カウント値を得るように制御する構成とすることもできる。これによれば、カウンタの数を削減できる。

## 【0007】

【発明の実施の形態】以下、この発明の一実施形態を図面に基いて説明する。図1は、収納容器にこの発明の一実施形態に係るレベル検出装置を装着した状態を示す一部破断側面図で、レベル検出装置1は、丸棒状の主電極2と、この主電極2の外周を絶縁物3を介して覆う筒状の接地電極4と、これら両電極2、4を支持する本体10とを有しており、この本体10のフランジ21が収納容器6の側壁面の上部に取り付けられて、上記両電極2、4が収納容器6内に突出している。前記接地電極4は、本体10を介して収納容器6に接触してアース電位に保持されている。

【0008】前記本体10のハウジング22内には検知

回路5が内蔵されている。この検知回路5は、図2に示すように、主電極2と接地電極4（つまり収納容器6）との間の容量Cを、これに反比例した周波数の信号に変換する容量-周波数変換（以下、「C/F変換」という）器11と、その出力信号のサイクル数をカウントする第1、第2カウンタ12、13と、メモリ14と、前記両カウンタ11、12およびメモリ14を制御する制御手段15とを備えている。

【0009】前記制御手段15は、第1カウンタ12を当該レベル検出装置1の動作が開始したときから第1カ  
10 ount時間T1の間（例えば0.2秒間）入力信号のサイ  
クル数をカウントさせて、そのカウント値C1を第1  
メモリ14に記憶させるとともに、第2カウンタ13を  
第1カウント時間T1よりも時間 $\Delta T$ （例えば $\Delta T = 0.005T1$ ）だけ長い時間に定めた第2カウント時  
間T2ずつ、所定の時間間隔でもって逐次カウントさせ  
る。

【0010】検知回路5はさらに、前記メモリ14に記  
憶されている第1カウント値C1と、前記第2カウンタ  
13で逐次カウントされる第2カウント値C2とを比較  
し、 $C1 \geq C2$ になったとき検出信号を出力する比較器1  
6を有している。この比較器16からの検出信号aは、  
リレー回路17に入力される。

【0011】前記両カウンタ12、13およびリレー回  
路17を除いて、前記C/F変換器11、メモリ14、  
制御手段15および比較器16は一般にタイマICと呼  
ばれるCMOS型ICで構成されている。つまり、CP  
Uを使用していない。このICは図示しない大容量コン  
デンサまたはリチウム電池のような蓄電池でバックア  
ップされていて、停電発生時も一定時間にわたり、それま  
でのカウント値を記憶している。

【0012】7は収納容器6内に粉体のような収納物を  
供給するベルトコンベアからなる供給手段、8はその駆  
動制御器で、この駆動制御器8が前記リレー回路17の  
オン動作によって作動し、供給手段7を停止させる。

【0013】図3は、検知回路5の制御動作を説明する  
ためのタイミング図である。いま、時刻 $t_0$ にレベル検  
出装置1の動作が開始すると、C/F変換器11は、収  
納容器6が空のときの容量C0に対応する周波数 $f_0$ の信  
号を第1、第2カウンタ12、13に出力する。制御手  
段15は、時刻 $t_1$ に第1カウンタ12にカウントを開始  
させて第1カウント時間T1後にカウントを停止さ  
せ、メモリ14にこの第1カウント値C1を記憶させ  
る。

【0014】また、制御手段15は、時刻 $t_1$ に第2カ  
ウンタ13にカウントを開始させて第2カウント時間T  
2=（T1+ $\Delta T$ ）後にカウントを停止させる。その第2  
カウント値C2は、T2>T1であるから、C1よりも大き  
い。その後一定の時間間隔をおいた時刻 $t_2$ から第2カ  
ウント時間T2ずつカウントする動作を繰り返すように

制御する。収納容器6内の収納物の量が増してゆくの  
に従って主電極2と収納容器6との間の容量が増加し、こ  
れにしたがってC/F変換器11の出力信号の周波数が  
減少するため、前記第2カウンタ13から出力される第  
2カウント値C2も減少してゆく。

【0015】比較器16は、時刻 $t_n$ からカウントした  
第n回目の第2カウント値C2が $C1 \geq C2$ になると検知  
信号aをリレー回路17に送出し、リレー回路17が駆  
動制御器8を作動させて供給手段7を停止させる。

【0016】このように、収納容器が空のときにレベル  
検出装置1を作動させると、自動的に第1カウント値C  
1が更新されるので、自動的に零点調整が行われる。

【0017】また、前記 $C1 \geq C2$ となるタイミングは、  
前記第1カウント時間T1と第2カウント時間T2の時間  
差 $\Delta T$ で決定される。この時間差 $\Delta T$ は、1回目の動作  
時に、収納容器6内の収納物が検知しようとするレベル  
になったときの第2カウント値C2が $C1 = C2$ になるよ  
うに、第2カウント時間T2を決定することで設定する  
ことができる。

【0018】また、この第2カウント時間T2が設定さ  
れると、同じ形状の収納容器6については、時間差 $\Delta T$   
分を変えることで比例的にほぼ検知レベルを変えるこ  
とができる。したがって、レベル検出装置1の出荷時に、  
製造元において検出レベルの設定（第2カウント時間T  
2の設定）を行うことができ、レベル検出装置1を収納  
容器6に組み込んだ現場でこれを行う必要はない。

【0019】なお、前記実施形態では、二つのカウン  
タを設けたが、図4に示した第2実施形態のように、前記  
第1、第2カウンタを一つのカウンタ32で構成し、制  
御手段15によって、C/F変換器11の出力信号の周  
波数を1回目は第1カウント時間T1でカウントしてそ  
の第1カウント値C1をメモリ14に記憶し、2回目以  
降を第2カウント時間T2に切り替えて、比較器16で  
第1カウント値C1と第2カウント値C2を比較するよう  
にしてもよい。

【0020】この構成によれば、カウンタが1つでよい  
ので、装置の簡略化が図れる。

【0021】なお、前記各実施形態では、第1、第2カ  
ウント値C1、C2を一回のカウント値としたが、それぞ  
れ複数回のカウント値の平均値とすれば、検出精度の向  
上が図れる。また、前記メモリ14を省略して、第1カ  
ウンタ12（図2）またはカウンタ32（図4）に第1  
カウント値C1を保持するラッチ機能を持たせることも  
できる。

【0022】

【発明の効果】以上のように、この発明によれば、C/  
F変換器の出力信号の周波数の変化を、予め定めたカウ  
ント時間内のサイクル数をカウンタでカウントしたカウ  
ント値でもって計測するようにしたので、自動的に零点  
調整ができる。また、静電容量が32~1000pFの広

い範囲にわたる種々の収納物に適用することができ、さらに静電容量の変化をカウント値で判別できるので検出精度が高い。しかも、CPUを使用せずに、ICとカウンタで検知回路を構成できるから、回路構成が簡単で、安価になる。

【図面の簡単な説明】

【図1】この発明の一実施形態に係るレベル検出装置を収納容器に装着した状態を示す縦断面図である。

【図2】同実施形態の検知回路の構成を示すブロック図である。

【図3】同実施形態の検知回路の動作を説明するための\*

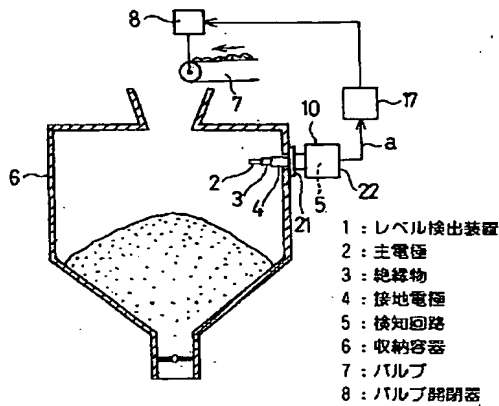
\* タイミング図である。

【図4】この発明の第2実施形態の検知回路の構成を示すブロック図である。

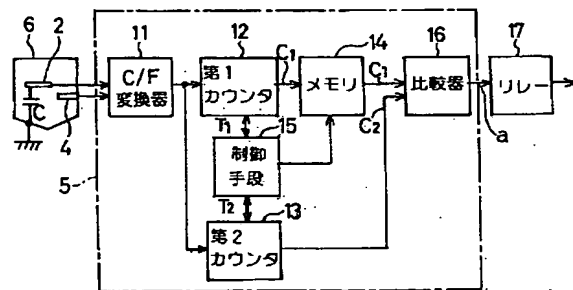
【符号の説明】

1…レベル検出装置、2…主電極、3…絶縁物、4…接地電極、5…検知回路、6…収納容器、11…容量一周波数変換器、12…第1カウンタ、13…第2カウンタ、14…メモリ、15…制御手段、16…比較器、17…リレー、a…検知信号、C1…第1カウント値、C2…第2カウント値、T1…第1カウント時間、T2…第2カウント時間。

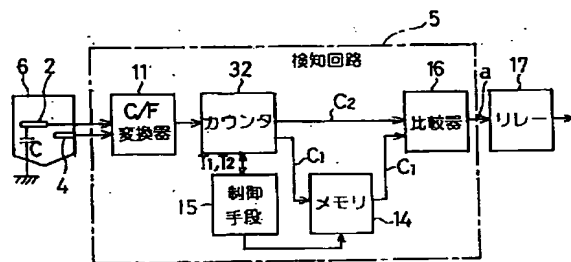
【図1】



【図2】



【図4】



【図3】

